بهبود کارایی پردازندهٔ سیگنال دستگاه حلزون شنوایی مصنوعی و ارائهٔ روشی برای ارزیابی عملکرد آن

علی بابائی[۱] و مهرگان مهدوی[*۲]

[۱]دانشگاه گیلان، دانشکدهٔ فنی، گروه مهندسی برق
[۲]دانشگاه گیلان، دانشکدهٔ فنی، گروه مهندسی کامپیوتر

تاریخ ثبت اولیه: ۱۳۸۷/۴/۱۱، **تاریخ دریافت نسخهٔ اصلاح‌شده**: ۱۳۸۷/۱۱/۲۴، **تاریخ پذیرش قطعی**: ۱۳۸۸/۳/۵

چکیده حلزون شنوایی مصنوعی دستگاهی الکترونیکی است که هم‌اکنون به‌منزلهٔ راه‌حلی مناسب برای رفع نقص شنوایی در افراد ناشنوا به‌شمار می‌آید. این دستگاه با کنارگذاشتن بخش‌های معیوب سیستم شنوایی و انتقال مستقیم داده‌های صوتی به عصب‌های شنوایی باعث بازگشت نسبی شنوایی می‌شود. این دستگاه تاکنون باوجود پیشرفت‌های فراوان، هنوز کارایی ایده‌آلی ندارد و تلاش‌ها برای بهبود آن ادامه دارد. یکی‌از مهم‌ترین چالش‌ها در این مسیر، امکان آزمایش روش‌های جدید معرفی‌شده به‌وسیلهٔ محققان است، زیرا امکان نصب دستگاه برروی بیمار در مراحل اولیهٔ آزمایش‌ها خالی‌از خطر نیست. شبیه‌سازی کامپیوتری، یکی از بهترین راه‌حل‌ها برای رفع این مشکل است. درواقع اگر شبیه‌سازی بر پایهٔ تئوری صحیح و دقیقی بنا شده باشد، نتایج کسب‌شده نیز قابل اعتماد و منطبق‌بر واقعیت خواهد بود. در این مقاله مراحل طراحی و ساخت یک نمونهٔ پردازندهٔ سیگنال دستگاه حلزون شنوایی مصنوعی شانزده کانالی به کمک FPGA بررسی، و روش پیشنهادی برای آزمایش کامپیوتری این پردازنده شرح شده است.

کلمات کلیدی حلزون شنوایی مصنوعی، پردازندهٔ سیگنال دیجیتال، زبان توصیف سخت‌افزاری، فیلتر دیجیتالی.

Improving the Performance of Signal Processor Unit in Cochlear Implants and Providing a Method for its Evaluation

A. Babaei[1] and M. Mahdavi[*2]

[1]Group of Electrical Engineering, Department of Engineering, Guilan University
[2]Group of Computer Engineering, Department of Engineering, Guilan University

Abstract Cochlear implant is an electronic set which is used as a solution to resolve defects in hearing of deaf people. This device bypasses damaged parts of hearing system and transfers audio data directly to the nerves. As a result, it leads to a partial hearing. Despite lots of efforts and improvements to this device, it does not have ideal performance yet and efforts to improve its performance are still being carried out by many researchers. One of the most important challenges is the ability of testing new methods that are introduced by researchers, as implanting the device on patients without considering all the side effects might be dangerous. Computer simulation is a fair solution for this issue. In fact, if the simulation is performed based on a correct and accurate theory then results will be reliable and consistent with reality. This article describes the steps needed for designing and prototyping a sixteen channel Cochlear Implant signal processor using FPGA. It also proposes a computerized test method in order to evaluate its performance.

Keywords Cochlear Implant, Signal Processor, Hardware Description Language, Digital Filter.

[*]عهده‌دار مکاتبات

نشانی: دانشگاه گیلان، دانشکدهٔ فنی، گروه مهندسی کامپیوتر.

تلفن: ۰۱۳۱_۶۶۹۰۵۹۷، **دورنگار**: ۰۱۳۱_۶۶۹۰۲۷۱، **پیام‌نگار**: mahdavi@guilan.ac.ir

۱_ مقدمه

انسان ها از ابتدای پیدایش و در طول قرون متمادی هرگز قادربه بازگرداندن توانایی شنوایی ازدست‌رفته نبودند. اما از اواسط قرن بیستم میلادی تلاش های بی وقفهٔ برخی از محققان نتیجه داد و دستگاهی به‌نام "حلزون شنوایی مصنوعی" به‌منزلهٔ وسیله‌ای برای یاری‌رساندن به افراد ناشنوا ساخته شد. دستگاه حلزون شنوایی مصنوعی دستگاهی الکترونیکی است که با تحریک مستقیم عصب های شنوایی انسان با یک سری سیگنال های الکتریکی عمل می کند. حلزون شنوایی مصنوعی[1] که آن را به اختصار CI می نامیم از دو بخش اصلی تشکیل می‌شود: بخش نخست که از طریق عمل جراحی داخل سیستم شنوایی کاشته می شود درواقع گیرندهٔ داده ها و منتقل کنندهٔ سیگنال ها به رشته های اعصاب است و بخش داخلی نامیده می شود. بخش دوم یا بخش بیرونی دستگاه که بیرون گوش قرار دارد، وظیفهٔ دریافت سیگنال صوت با میکروفن و تقویت آن و سپس پردازش سیگنال و سرانجام ساختن سیگنال هایی که باید به عصب‌ها داده شود را برعهده دارد [۱].

یکی‌از مهم‌ترین مشکلات دراین‌زمینه، آزمایش عملکرد و کارایی دستگاه است. سیگنال های الکتریکی بدون اطمینان‌از بی خطربودن آنها قابل آزمایش روی انسان نیست. پزشکان تأکید می کنند چنان چه سیگنال های الکتریکی نامناسب به عصب‌ها داده شود، امکان تشنج در شخص بیمار و آسیب‌های جبران‌ناپذیر در مغز وجود دارد و این مانع عظیمی در این راه است. خوشبختانه نتایج بسیاری‌از موارد تحقیقاتی برای بهبود CI مانند اصلاح الگوریتم های پردازشی تشخیص سیگنال، صحبت در محیط های پرسروصدا یا تشخیص تن صدای افراد با روش‌های کامپیوتری قابل بررسی است. این روش‌ها کمک بسیار خوبی برای محققان است و آنها می توانند ایده هایشان را بیازمایند.

این مقاله مراحل طراحی و اجرای بخش پردازندهٔ سیگنال و همچنین روش ارزیابی مورداستفاده را تشریح می‌کند. این روش، امکان ارزیابی عملکرد پردازندهٔ ساخته شده و همچنین الگوریتم‌های پردازشی آینده را فراهم می‌کند. در این پروژه یک CI شانزده کانالی با FPGA طراحی شده است. همچنین یک ماژول برای تست و ارزیابی سخت‌افزار موردنظر پیشنهاد و اجرا شده است. با این ماژول می توان سیگنال های ورودی و خروجی به پردازندهٔ سیگنال دستگاه را مشاهده و مقایسه کرد. همچنین طیف ورودی و خروجی را می توان بررسی کرد.

بخش دوم این مقاله، ساختار حلزون شنوایی مصنوعی را شرح می‌دهد. بخش سوم به تشریح نحوه و مراحل طراحی CI به‌کمک FPGA می‌پردازد. در بخش چهارم، طراحی نرم‌افزار با MATLAB و نحوهٔ تست و ارزیابی سخت‌افزار ارائه می‌شود. در پایان هم نتایج به‌دست آمده جمع‌بندی و نتیجه‌گیری خواهد شد.

۲_ مراحل مختلف طراحی

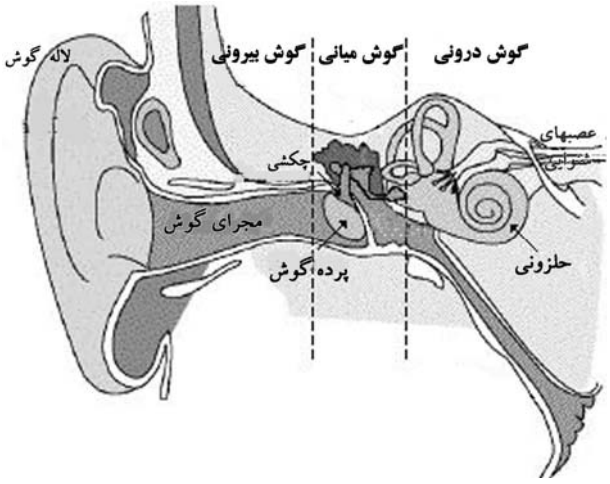
برای پیاده سازی حلزون شنوایی مصنوعی مراحل مختلفی از مطالعهٔ ساختار گوش طبیعی تا مشابه‌سازی سخت‌افزاری و نرم افزاری قسمت های گوناگون آن باید طی شود که در این بخش به تشریح آنها می‌پردازیم.

۲_۱_ بررسی ساختار گوش

بخش خارجی حلزون شنوایی مصنوعی از دو جزء تشکیل شده است: گیرندهٔ صدا و پردازندهٔ سیگنال. بخش‌هایی از اطلاعات سیگنال صحبت که بیشترین اثر را در درک صحبت دارند، می تواند با تولید سیگنال های مناسب الکتریکی به عصب‌ها داده شود.

1. Cochlear Implant.

به‌طور کلی دو دسته صوت هنگام صحبت تولید می‌شود: اصوات صدادار و بی‌صدا. برای سهولت، در این قسمت از علایم آوایی انگلیسی برای بیان مطلب استفاده می‌کنیم. یک دسته از صداها که شبیه نویز هستند مانند صداهای s یا t اصوات بی‌صدا را تولید می‌کنند و چنان‌چه سیگنال حاصل از آنها به‌صورت طیفی بررسی شود، مشاهده می‌شود که فرکانس مشخصی ندارند. اما اگر سیگنال تولیدشده به صورت یک سیگنال تناوبی باشد مانند (a یا i)، این اصوات صدادار هستند. می‌دانیم که برای تولید اصوات بی‌صدا، هوا با فشار از یک مجرای باریک عبور می‌کند یا به‌طور ناگهانی با فشار رها می‌شود (مثل t). درمورد اصوات صدادار هم صوت دراثر لرزش تارهای صوتی تولید می‌شود. فرکانس اصوات صدادار معمولاً فرکانس پایه نامیده می‌شود. همچنین نقاط اوج در طیف سیگنال را فرمنت می‌نامند. فرمنت‌ها حامل اطلاعاتی درمورد سیگنال صحبت هستند. براین اساس برخی از CIهای اولیه فرمنت‌ها را به الکترودهای متصل به عصب‌ها منتقل می‌کنند [۱]. شکل ۱ ساختار گوش انسان شامل گوش بیرونی، گوش میانی، گوش درونی و عصب‌های شنوایی را نشان می‌دهد. گوش بیرونی امواج صوتی را می‌گیرد و به کمک یک‌سری استخوان‌های کوچک موجود در گوش میانی آن را به لرزش‌های مکانیکی تبدیل می‌کند. در گوش درونی، حلزونی که درواقع یک فضای مارپیچی پراز مایع است لرزش‌های مکانیکی را دریافت می‌کند. لرزش‌های حاصل، متناسب با فرکانس به فواصل مختلف از غشای انعطاف‌پذیر منتقل می‌شوند. به‌این ترتیب اطلاعات فرکانسی سیگنال آکوستیکی براساس فواصل روی غشای حلزونی تفکیک می‌شود. درواقع حلزونی، مسئول تجزیهٔ فرکانسی سیگنال ورودی است و مانند یک طیف‌نگار عمل می‌کند.

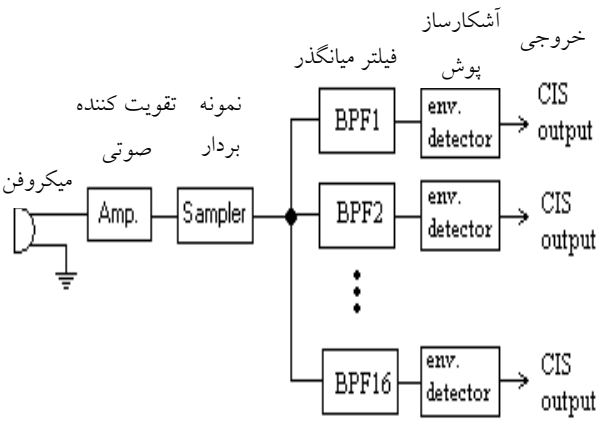


شکل ۱. ساختار گوش انسان (عکس برگرفته‌از تارنمای www.HearingCentral.com).

۲ـ۲ـ پیاده‌سازی حلزون شنوایی مصنوعی

دستگاه حلزون شنوایی مصنوعی، صدا را با میکروفن دریافت می‌کند و دامنهٔ آن را تا سطح مناسبی تقویت و سپس سیگنال حاصل را به‌کمک مبدل آنالوگ به دیجیتال ـبه صورت نمونه‌های رقمی یا دیجیتالیـ تبدیل می‌کند. سپس این نمونه‌ها باگذشتن از یک مجموعه فیلترهای میان گذر به باندهای فرکانسی تجزیه می‌شوند [۲]. عموماً CIها باندهای فرکانسی مساوی هم دارند. ازآنجایی‌که بیشترین حجم اطلاعات صحبت در محدودهٔ فرکانسی ۰ تا ۴کیلوهرتز قرار می‌گیرد، این محدوده به تعداد کانال‌های موردنظر تقسیم می‌شود [۳]. در این مقاله همین روش به کار رفته و محدودهٔ فرکانسی فوق به ۱۶ کانال ۲۵۰ هرتزی تقسیم شده است. شکل ۲ ساختار CI طراحی‌شده را نشان می‌دهد. همان‌طور که در شکل دیده می‌شود خروجی فیلترهای میان‌گذر از یک آشکارساز پوش عبور داده می‌شود و پوش حاصل به‌شکل سیگنال‌های عصبی موردنظر تبدیل می‌شود.

به‌طورکلی دو روش برای انتقال اطلاعات صحبت به مغز ازطریق تحریک الکتریکی وجود دارد. این روش‌ها عبارت‌اند از:



شکل ۲. نمودار کلی ساختار یک حلزون شنوایی مصنوعی ۱۶ کانالی.

روش آنالوگ فشرده[۲](CA) و روش نمونه برداری پیوسته جاگذاری‌شده[۳](CIS). پردازنده‌های CA از سیگنال آنالوگ به‌منزلهٔ محرک استفاده می کنند. درحالی که پردازنده های CIS روش پالسی را به‌کار می‌برند. شکل ۳ هریک از این راه‌کارها را نشان می‌دهد. یک اشکال روش CA برای دادن اطلاعات به عصب‌ها آن است که در این روش، سیگنال الکتریکی عصب‌ها را به‌طور هم زمان تحریک می کند و این کار باعث ایجاد تداخل الکتریکی در الکترودها ازطریق جمع‌بندی میدان‌های الکتریکی می شود. پردازنده های CIS روش پالسی را به کار می برند. در این روش، پردازندهٔ پوش خروجی هر کانال، فیلترهای میان‌گذر را با نرخ معینی نمونه‌برداری می‌کند؛ به‌طوری‌که نمونه‌برداری از کانال‌های مختلف به‌صورت غیرهم‌زمان و به‌ترتیب انجام می شود. راهکار CIS به علت مزیت فوق در دستگاه های امروزی معمول تر است. در این پژوهش از همین روش استفاده شده است. ازآنجایی که نرخ نمونه برداری در این روش در کیفیت شنوایی شخص مؤثر است، بنابراین باید پس‌از کارگذاری دستگاه، متناسب با هر شخص نرخ نمونه‌برداری یا FCIS تنظیم شود. عموماً نرخ بالاتراز ۸۰۰ هرتز مناسب است؛ بنابراین در این مقاله، مقدار ۱۰۰۰ هرتز انتخاب شده

شکل ۳. شکل موج‌های تولید شده در روش‌های آنالوگ فشرده و نمونه‌برداری جاگذاری شدهٔ پیوسته.

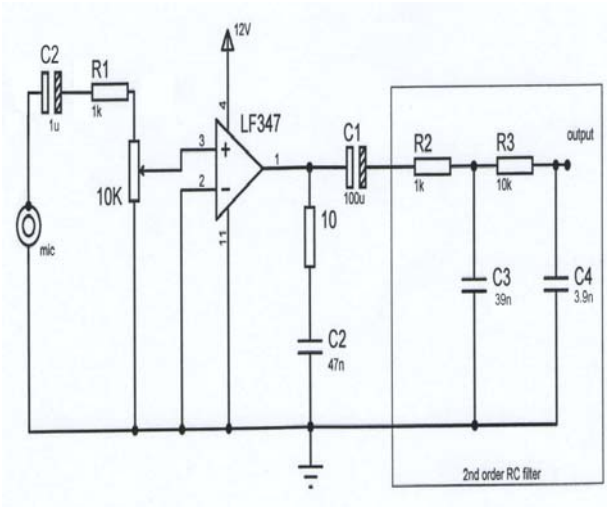
است.

۲ـ۳ـ انتخاب چیپ مناسب برای طراحی پردازنده

قدم بعدی در طراحی حلزون شنوایی مصنوعی تهیه و آماده سازی پردازنده‌ای مناسب برای اجرای وظایف پردازشی است. امروزه انواع گوناگونی از پردازنده‌های DSP در شرکت‌های مختلف تولید می شود. (مانند پردازنده های سری TMS محصول شرکت تگزاس اینسترومنتس که چندین جزء پردازشی دارد؛ مانند ضرب کننده های ۱۶ بیتی یا ۳۲ بیتی و بسیاری‌از انواع فیلترهای دیجیتالی و غیره). چنان‌چه تهیهٔ این

2. Compressed Analog.
3. Continuous Interleaved Sampling.

آی‌سی‌ها به‌هردلیل مقدور نباشد می‌توان از FPGAها برای این کار استفاده کرد. در این پروژه از یک برد UP1 و آی سی FPGA به‌شمارهٔ FLEX10K با کریستال ۲۰MHz استفاده شده است. اما این کار طراح را مجبور می‌کند کلیهٔ اجزای پردازشی موردنیاز مانند فیلترهای دیجیتال و غیره را به‌صورت برنامه‌نویسی با زبان های توصیف سخت افزاری مانند VHDL اجرا کند. همان گونه که می دانیم راه های مختلفی برای برنامه نویسی FPGA وجود دارد. اما زبان VHDL به‌علت داشتن کتابخانه‌های طراحی شده در آن برای پروژه های پیچیده بهترین انتخاب خواهد بود.



شکل ٤. مدار تقویت کننده صوتی.

۲ـ۴ـ طراحی سخت‌افزارهای جانبی

روشن است که یک پردازندهٔ سیگنال دیجیتال باید بتواند با دنیای پیرامون خود ارتباط برقرار کند. به عبارت دیگر، پردازندهٔ سیگنال باید قادر باشد سیگنال ورودی را به‌صورت دیجیتالی دریافت کند یا نتایج حاصل‌از پردازش را به خروجی انتقال دهد. با طراحی بخش‌های جانبی این امر امکانپذیر می‌شود. این بخش، جزئیات طراحی سخت‌افزارهای مربوط را تشریح می‌کند.

۲ـ۴ـ۱ـ گیرنده و تقویت‌کنندهٔ صدا

مهم‌ترین وظیفهٔ سیستم شنوایی، دریافت صداست. این کار در CI با میکروفن انجام می گیرد. از آنجایی که دامنهٔ سیگنال میکروفن بسیار کوچک است، دستگاه نیازمند یک تقویت‌کننده با بهره ولتاژ مناسب و هماندهی بالا است. برای این منظور از مدار شکل ۴ استفاده شده است.

آپ امپ LF۳۴۷ دارای f_t=۴MHz باتوجه‌به نوع آرایش ناوارونگر تقویت‌کننده بهره dc متغیر و قابل تنظیم ۱ تا ۱۰۰ به دست می‌آید. فرکانس قطع۳dB تقویت‌کننده در بیشترین بهره برابر ۴۰kHz خواهد شد که بسیار زیادتراز پهنای باند مورد نیاز است. یک فیلتر پایین‌گذر RC مرتبهٔ دوم در خروجی تقویت‌کننده قرار می گیرد که وظیفهٔ حذف نویز و محدودکردن باند فرکانسی ورودی را برعهده دارد. فرکانس قطع این فیلتر حدود ۴kHz تنظیم شده است.

۲ـ۴ـ۲ـ نمونه‌برداری و تبدیل آنالوگ به دیجیتال

قبل ازآنکه هرگونه الگوریتم پردازش سیگنال دیجیتالی قابل اجرا باشد، سیگنال ورودی باید به‌شکل دیجیتالی تبدیل گردد. سیگنال های طبیعی شکل آنالوگ یا پیوسته دارند؛ بنابراین باید به‌شکل گسسته تبدیل شوند.

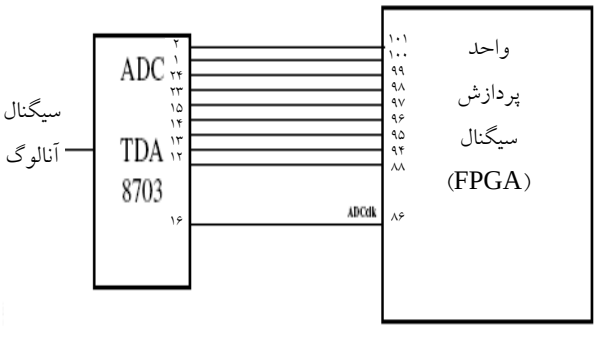
بافرض این که بزرگترین مؤلفهٔ فرکانسی موجود در سیگنال ورودی f_{max} باشد، سیگنال باید بانرخ حداقل$2f_{max}$ نمونه‌برداری شود تا نمونه‌های به‌دست‌آمده، سیگنال را به‌طور کامل نمایش دهد: $F_s \geq 2f_{max}$ [۴].

F_s فرکانس یا نرخ نمونه‌برداری نام دارد. برای مثال، اگر بزرگ‌ترین مؤلفهٔ فرکانسی در یک سیگنال ۴kHz باشد، برای

حفظ کلیهٔ اطلاعات موجود در سیگنال باید حداقل از نرخ نمونه برداری ۸kHz استفاده کرد. در این پروژه، از یک مبدل آنالوگ به دیجیتال مقایسه‌ای استفاده شده است. این قطعه به شمارهٔ TDA۸۷۰۳ به‌شکل آی‌سی DIP و ۲۴ پایه است و می‌تواند برای نمونه برداری با نرخ های بسیار بالا به کار رود. شکل ۵ نحوهٔ ارتباط مبدل آنالوگ به دیجیتال و پردازنده را نشان می‌دهد. هشت پین آی سی FPGA به صورت پورت ورودی تعریف شده‌اند. داده های تولید شده ADC را دریافت می کنند. تبدیل هر نمونهٔ آنالوگ، به معادل دیجیتالی با یک لبهٔ منفی پالس ساعت که پین ADCclk پردازنده آن را تولید کرده‌است، آغاز می‌شود. پردازند در لبهٔ مثبت پالس ساعت مقدار تولید شده را می‌خواند و ذخیره می‌کند.

۲_۴_۳_ رابط پورت USB

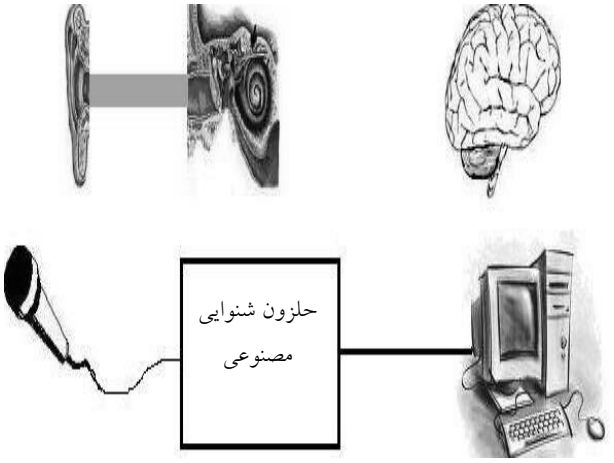
همان‌طورکه قبلاً هم بیان شد یکی از اهداف اصلی این پروژه ایجاد یک روش آزمایش و ارزیابی کامپیوتری برای پردازندهٔ سیگنال حلزون شنوایی مصنوعی است. زیرا می‌خواهیم عملکرد آن را بدون کاشت واقعی برروی انسان یا حیوان بررسی کنیم. این کار با بازسازی صدا، بررسی طیف و شکل



شکل۵. نمودار بلوکی نحوهٔ ارتباط مبدل آنالوگ به دیجیتال و پردازندهٔ سیگنال.

موج های سیگنال های ورودی و خروجی انجام می شود. همچنین امکان اجرا و آزمایش الگوریتم های یافتاری برای کارهایی مانند تشخیص تن صدا یا درک صحبت در محیط‌های نویزی را فراهم می کند. درنتیجه محققان می توانند ایده های مختلف خود را بیازمایند، بدون آن‌که نگران ایجاد عوارضی همچون عفونت یا تشنج دراثر اعمال سیگنال های الکتریکی نامناسب روی شخص بیمار باشند. شکل ۶ ایدهٔ کلی ما را در این خصوص نشان می‌دهد.

حداقل سه راه برای انتقال سریع داده ها به کامپیوتر وجود دارد که عبارت اند از: پورت پارالل یا LPT، پورت سریال با COM و پورت SB. ازآنجایی که بسیاری از کامپیوترهای همراه امروزی فاقد پورت سریال یا پارالل هستند، استفاده از پورت USB برای این‌کار بهتر است. این پورت نرخ ارسال و دریافت بسیار خوبی (تا ۱۰Mbps) دارد و به هیچ تنظیم خاصی هم نیاز ندارد. خوشبختانه نوعی کیت واسط برای ارتباط با پورت USB محصول شرکت Hankel در بازار موجود است که به‌سادگی ارتباط بین پردازنده و پورت USB را فراهم می کند. شکل ۷ نحوهٔ ارتباط ازطریق واسط فوق را



شکل ٦. نمایش کلی دستگاه و مقایسه آن با سیستم شنوایی طبیعی.

نشان می‌دهد.

۲ـ۵ـ طراحی پردازنده با FPGA

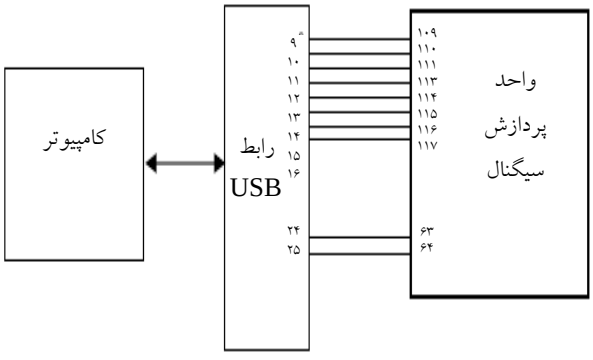
برای اجرای پردازنده کلیه بخش‌های لازم برای پردازش سیگنال باید با برنامه‌نویسی VHDL طراحی شوند. این بخش، مراحل و روش‌های طراحی پردازنده را توصیف می‌کند.

۲ـ۵ـ۱ـ طراحی فیلترهای میان‌گذر و پایین‌گذر

در پردازندهٔ سیگنال شانزده کانالـه موردنیـاز در حلـزون شنوایی مصنوعی باید ۱۶ فیلتر میان‌گذر و ۱۶ فیلتر پـایین‌گـذر دیجیتالی که باهم به‌طور هم‌زمان کار خواهند کرد اجـرا شـود. همان‌طورکه می‌دانیم برای طراحی یک فیلتـر FIR بایـد رابطـهٔ (۱) اجرا شود [۴]:

$$y(n) = \sum_{k=0}^{N} h(k)x(n-k) \qquad \text{رابطه(۱)}$$

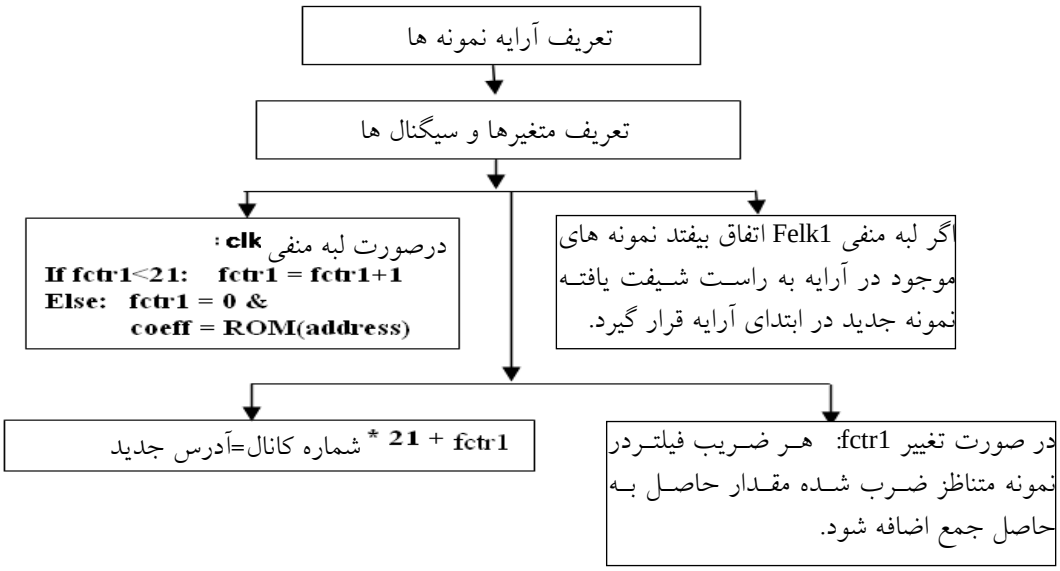
در این رابطـه، h(k) هـا ضـرایب فیلتـر هسـتند و بایـد متناسب‌با روش فیلترکـردن محاسـبه شـوند. خوشـبختانه ایـن ضرایب به‌راحتی با جعبهٔ ابـزار پـردازش سـیگنال MATLAB محاسبه می‌شوند. در این مقاله، از روش پنجـرهٔ همینـگ بـرای طراحی استفاده شده است. برای کاهش پیچیـدگی در محاسـبهٔ نتایج، فیلتری با مرتبهٔ ۲۰ انتخـاب شـد. بـه‌ایـن‌ترتیـب تعـداد ضرایب، ۲۱ برابر خواهد شد. اگر از رتبه‌هـای بـالاتر اسـتفاده شود سخت‌افزار بیشتری از FPGA مورد نیاز است. به عبـارت دیگر باید از آی‌سی‌هایی با المان‌هـای منطقـی بیشـتر اسـتفاده شود. برای اجرای فیلتر در برنامهٔ VHDL ابتـدا یـک آرایـه بـه طول ۲۱ ـکه شامل ۲۱ بردار ۸ بیتی است ـ به‌نام آرایهٔ نمونه‌هـا درنظر گرفته شد. وقتی روال نمونه‌برداری آغاز شـد نمونـه‌هـا مانند صف FIFO ازیک‌سوی آرایه وارد شده و درنتیجـه سـایر نمونه‌ها به یکی انتقال پیدا می‌کنند. نمونه‌ها در هر بردار به‌طور موازی بارگذاری می‌شوند. با ورود هر نمونهٔ جدید، ۲۱ ضریب محاسبه‌شدهٔ موجود، در آرایهٔ نمونه‌ها ضرب می‌شوند و حاصل ضرب‌ها در یک بردار دیگر نگه داشـته مـی‌شـود. سـپس ایـن نمونه‌ها با هم جمـع مـی‌شـوند. در ایـن مقالـه، از یـک روش ترتیبی برای پیاده‌سازی فیلتر استفاده شده است. بااینکه امکـان استفاده‌از روش محاسبهٔ هم‌زمـان وجـود دارد کـه البتـه بسـیار سریع‌تر از روش فعلی است، اما چون این کار نیازبه المان‌هـای منطقی زیادی دارد روش ترتیبی انتخاب شد. شـکل ۸ نمـودار بلوکی نحوهٔ اجرای فیلتر دیجیتال را نشـان مـی‌دهـد. سـیگنال Fclk1 فرکـانس نمونـه‌بـرداری اسـت و درfctr1 بـه‌صـورت شمارندهٔ داخلی پالس‌های ساعت سیستم، برای به‌دست آوردن فرکانس نمونه‌برداری به‌کار می‌رود.



شکل ۷. نحوهٔ ارتباط کامپیوتر با پردازندهٔ سیگنال دستگاه.

۲ـ۵ـ۲ـ مولد پالس ساعت داخلی

این بخش‌از برنامه VHDL برای تولید پالس‌های ساعت داخلی به کار می رود که برای هماهنگی محاسبات با سایر وظایف پردازشی مورد نیاز است. مولد کلاک به‌صورت تابع



شکل ۸. مراحل اجرای فیلتر دیجیتال.

مستقلی است که کلاک اصلی ۲۰MHz سیستم را دریافت می‌کند و کلیهٔ کلاک‌های داخلی موردنیاز را به‌وسیلهٔ شمارنده‌ها تولید و به بخش‌های مختلف می‌دهد.

۲ـ۵ـ۳ـ برنامه واسط ورودی-خروجی

این بخش به‌منزلهٔ مسئول ارتباط اجزای جانبی با بخش‌های مختلف برنامه VHDL است. شکل ۹ نحوهٔ ارتباط این بخش‌ها را نشان می‌دهد.

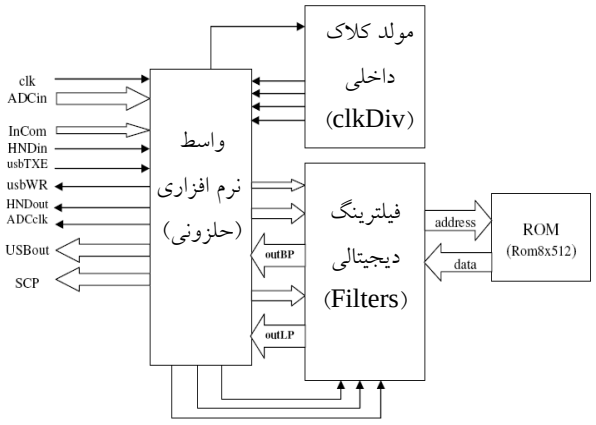
۳ـ نتایج و بحث

یکی‌از مهم‌ترین اهداف این پروژه ایجاد یک روش آزمایش کامپیوتری عملکرد حلزون شنوایی مصنوعی بوده است. درواقع سعی شده است به‌جای اتصال ۱۶ کانال خروجی CI ازطریق الکترودها به عصب‌های شنوایی انسان یا حیوان، خروجی‌ها ازطریق پورت USB به کامپیوتر منتقل شوند. ۱۶ کانال خروجی که با روش CIS تولید شده‌اند درواقع نمونه‌های پی‌درپی از کانال‌های مختلف‌اند. یعنی نمونهٔ اول که در لحظهٔ t_1 گرفته شده از کانال یک، نمونهٔ دوم در لحظه t_2 گرفته شده از کانال دو و غیره:

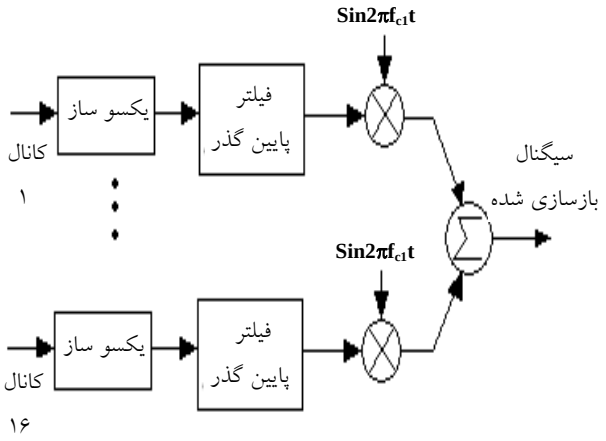
$$t_1 < t_2 < \ldots < t_{16}$$

$$t_1 + t_2 + \ldots + t_{16} = T \quad و \quad T = \frac{1}{f_{CIS}} \qquad \text{رابطه(۲)}$$

که در این رابطه، f_{CIS} فرکانس نمونه‌برداری در روش CIS است که قبلاً توضیح داده شد. برای طراحی نرم‌افزار نمایش‌دهندهٔ نتایج از زبان‌های مختلف برنامه‌نویسی می‌توان استفاده کرد. در این پروژه از MATLAB استفاده شد. برای اجرای برنامه از یک کامپیوتر با سیستم عامل ویندوز XP و پردازندهٔ Celeron 3.06GHz و RAM 512MB استفاده شد. برنامه درابتدا یک بلوک داده از صدای ورودی دریافت کرده و آنها را در حافظه ذخیره می‌کند. با زدن یک کلید کیبورد، برنامه به مرحلهٔ بعدی می‌رود. در مرحلهٔ بعد، خروجی‌های CIS



شکل ۹. ساختار برنامه VHDL.



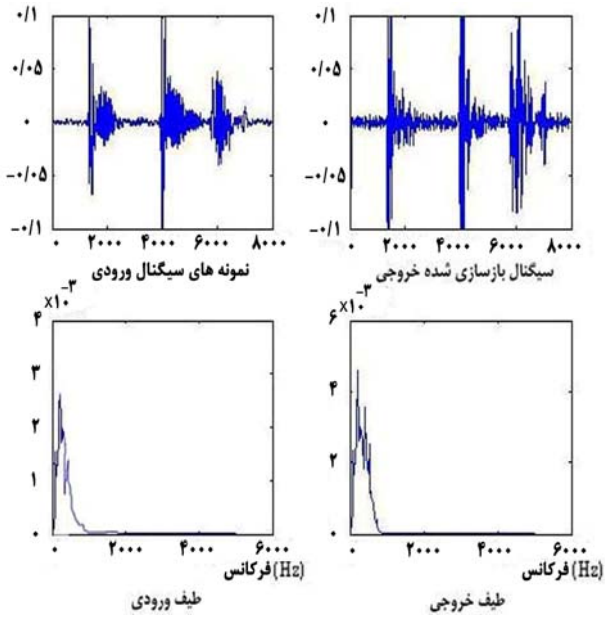
شکل ۱۰. ساختار فرایند بازسازی سیگنال.

یکسو می‌شود و با گذشتن‌از فیلترهای پایین‌گذر پوش هر کانال به‌دست می‌آید. به‌این‌ترتیب پوش هریک از خروجی‌های باندهای فرکانسی دوباره به‌دست می‌آید. مرحلهٔ دیگر برنامه اقدام‌به بازسازی سیگنال صحبت ازروی پوش‌های به‌دست آمده است.

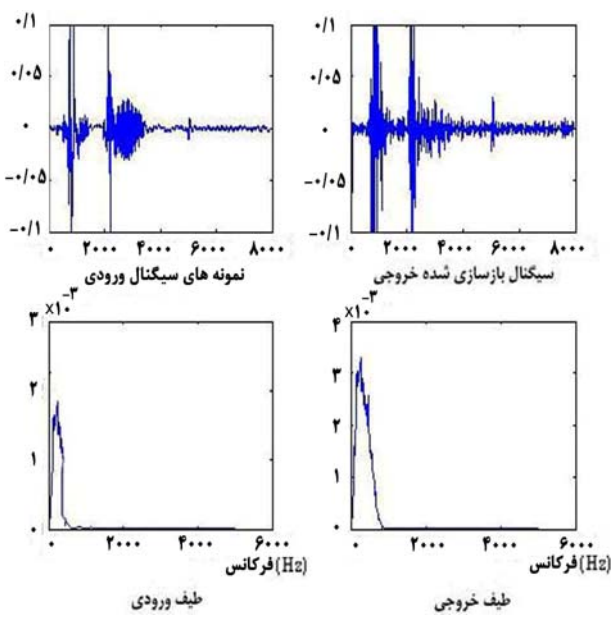
نمودار بلوکی روش بازسازی سیگنال صحبت، در شکل ۱۰ آمده است. روش به‌کاررفته در بازسازی سیگنال خروجی براین اصل استوار است: عصب‌های شنوایی ازطریق سلول‌های مویی به نقاط خاصی‌از غشای حلزونی متصل‌اند و هر قسمت از حلزونی فرکانس خاصی را جدا می‌کند. پس اگر هریک از پوش‌ها که سیگنال CIS آن عصب مربوط را تحریک می‌کند در یک فرکانس یا ترکیب خاص فرکانسی از فرکانس‌های باند (کانال) موردنظر ضرب شود، می‌تواند خروجی فیلترهای میان گذر را تاحدزیادی به‌دست دهد. با یکسوسازی و فیلترکردن، سیگنال پوش هر کانال به‌دست می‌آید. یکسوسازی برای حذف پالس‌های منفی موجود در روش CIS به‌کار می‌رود. سپس پوش هر کانال در فرکانس مرکزی همان کانال ضرب می‌شود. سیگنال‌های به‌دست آمده به‌صورت حاصل‌جمع با یک ضریب مناسب به خروجی منتقل می‌شوند. شکل ۱۰ ساختار این فرایند را نشان می‌دهد.

همان‌طورکه ۱۶ فیلتر میان‌گذر ورودی سیگنال را به ۱۶ باند فرکانسی تفکیک می‌کنند، پس می‌توان در این مرحله با جمع باندهای بازسازی‌شده، سیگنال صحبت ورودی را بازسازی کرد [۷،۶]. چون در سیگنال بازسازی‌شده تعداد زیادی از فرکانس‌های ورودی حذف می‌شوند، صدای بازسازی‌شده وضوح چندانی نخواهد داشت؛ اما برای شنونده قابل فهم است.

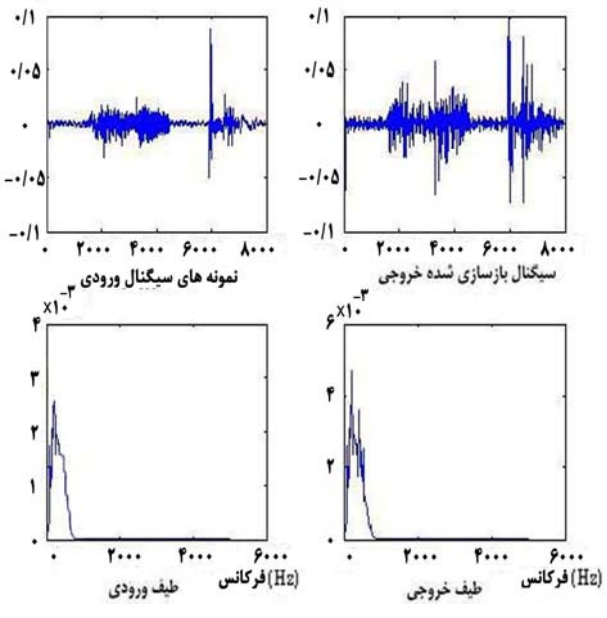
در شکل ۱۱ نتایج آزمایش حلزون شنوایی مصنوعی به صورت موج‌های سیگنال صحبت ورودی و سیگنال صحبت بازسازی‌شده و طیف ورودی و خروجی آمده است. طیف ورودی و خروجی برای چند آزمایش مجزاست، که در هر بار کلماتی به زبان فارسی بیان شده است. برای بررسی میزان قابل تشخیص‌بودن سیگنال بازسازی‌شده، خروجی‌ها ذخیره شد. سپس از ۲۶ نفر خواسته شد تا هریک‌از کلمات جداگانه را بشنوند و تشخیص خود را بیان کنند. در آزمایش بعد، افراد، سیگنال ورودی هریک‌از کلمات را شنیدند و نظر خود را درخصوص شباهت سیگنال ورودی و سیگنال بازسازی‌شده اعلام کردند. در این دو آزمایش «قابل فهم بودن» کلمات



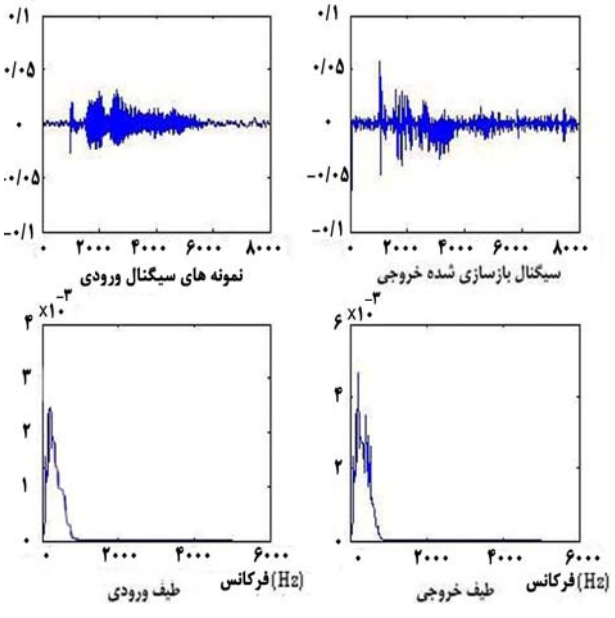
(الف)



(ب)



(ج)



(د)

شکل ۱۱. شکل موج های سیگنال ورودی و خروجی و همچنین طیف ورودی و خروجی حاصل مربوطبه بیان عبارت؛ الف. کتاب، ب. دفتر، ج. پروژه و د.سیب.

و همچنین نظر شخص درخصوص «میزان شباهت» کلمهٔ بازسازی‌شده نسبت‌به ورودی، پارامترهای بررسی به‌شمارمی‌آید. جدول ۱و ۲ نتایج این بررسی‌ها را نشان می‌دهند.

نتایج نشان می‌دهد که روش آزمایش کامپیوتری درحد قابل قبولی، امکان ارزیابی پردازنده را فراهم می‌کند. هرچند باید به این نکته اشاره کرد که برای فرد ناشنوا امکان مقایسهٔ صداها وجود ندارد و هدف این است که با اعمال سیگنال‌های الکتریکی مناسب، علائمی برای درک صحبت‌های دیگران برای وی فراهم شود.

۴ـ نتیجه‌گیری

اصولاً آزمایش وسایل مهندسی پزشکی برروی بیماران، بالقوه خطر عفونت و تشنج را به‌دنبال دارد. این بزرگ‌ترین مانع بر سر راه تحقیق درزمینهٔ وسایل و ابزارهای مهندسی پزشکی است. مخصوصاً زمانی که این وسایل در ارتباط با سیستم عصبی انسان و ناحیهٔ ساقهٔ مغز باشد.

در این مقاله، علاوه‌بر تشریح اصول کار دستگاه حلزون شنوایی مصنوعی و نحوهٔ طراحی نمونهٔ پردازندهٔ سیگنال آن، یک روش آزمایش کامپیوتری برای این وسیله پیشنهاد و بررسی شد. دیده شد که خروجی‌های حلزون شنوایی به‌جای آنکه به رشته‌های عصب شنوایی متصل شوند، ازطریق پورت USB به کامپیوتر منتقل می‌شوند و نتایج با نرم‌افزار تجزیه و تحلیل می‌گردد.

درواقع عملکرد سیستم شنوایی انسان در این روش، شبیه‌سازی شده است. این روش برای به‌کاربردن الگوریتم‌های جدید در طراحی پردازندهٔ سیگنال و همچنین آزمایش آنها می‌تواند مفید باشد.

جدول ۱. بررسی میزان قابل فهم‌بودن کلمات.

	«سیب»	«پروژه»	«دفتر»	«کتاب»
قابل فهم	۱۷ نفر	۲۰ نفر	۱۸ نفر	۲۱ نفر
بودن	٪ ۶۵.۴	٪ ۷۶.۹	٪ ۶۹.۲	٪ ۸۰.۸

جدول ۲. بررسی میزان شباهت ورودی و خروجی.

کلمات شباهت	«سیب»	«پروژه»	«دفتر»	«کتاب»
خیلی	۱۱ نفر	۱۰ نفر	۱۳ نفر	۱۲ نفر
تاحدی	۵ نفر	۶ نفر	۷ نفر	۷ نفر
کم	۱۰ نفر	۱۰ نفر	۶ نفر	۷ نفر

مراجع

1. Wilson, B.S., Finley, Ch.C., Lawson, D.T., Wolford, R.D. and Zerbi, M., "Design and Evaluation of a Continuous Interleaved Sampling (CIS) Strategy for Multi-channel Cochlear Implants", ***J. of Rehabilitation Research and Development***, Vol. 30 No. 1 (1993) 110-116.
2. Chen, F. and Zhang, Y.T., "A New Acoustic Model Incorporating Temporal Fine Structure Cue for Cochlear Implant",mab.cs.uoi.gr/itab2006/proceedings/BiosignalAnalysis/61.pdf, (2006).
3. Nie, K.B., Stickney, G. and Zeng, F.G., "Encoding Frequency Modulation to Improve Cochlear Implant Performance in Noise", ***IEEE Transactions on Biomedical Engineering***, Vol. 52 No. 1 (2005) 64-73.
4. Ifeachor, E.C., Digital Signal Processing: A Practical Approach, Second Edition, Prentice Hall, Upper Saddle River, ISBN: 978-0-201-59619-9 (2002) 342-540.
5. Laneau, J. and Wouters, J., "Pitch Perception in Cochlear Implants with Different Filter Bank Design", ***Proc. IEEE Annual Int. Conf.***, Cancun, Mexico, Vol. 3

(2003) 1995-1998.

6. Nie, K. and Zeng, F.G., "A Perception-Based Processing Strategy for Cochlear Implants and Speech Coding", ***Proc. IEEE Annual Int. Conf***., San Francisco, CA, USA, (2004) 4205-4208.

7. Rubinstein, J.T., and Turner, C., "A Novel Acoustic Simulation of Cochlear Implant Hearing: Effects of Temporal Fine Structure", ***Proc. IEEE Int. Conf. Neural Engineering***, Capri Island, Italy, (2003) 142-145.